

Processador RAMSES

Instrução	Operação	N	Z	C	Descrição					
NOP	Nenhuma operação				Nenhuma operação					
STR r end	MEM(end) ← r				Armazena registrador na memória (store)					
LDR r end	r ← MEM(end)	↑	↑		Carrega registrador da memória (load)					
ADD r end	r ← r + MEM(end)	↑	↑	↑	Adição (soma memória ao registrador)					
OR r end	r ← r ∨ MEM(end)	↑	↑		“ ou ” lógico					
AND r end	r ← r ∧ MEM(end)	↑	↑		“ and ” lógico					
NOT r	r ← ¬r	↑	↑		Inverte (complementa os bits do registrador)					
SUB r end	r ← r - MEM(end)	↑	↑	↑ ⁽¹⁾	Subtração (subtrai memória do registrador)					
JMP end	PC ← end ²				Desvio incondicional (jump)					
JN end	if N=1 then PC ← end ²				Desvio condicional se < 0 (jump on negative)					
JZ end	if Z=1 then PC ← end ²				Desvio condicional se =0 (jump on zero)					
JC end	if C=1 then PC ← end ²				Desvio condicional se carry=1 (jump on carry)					
JSR end	MEM(end) ← PC PC ← end + 1 ⁽²⁾				Desvio para subrotina (jump subroutine)					
NEG r	r ← 0 - r	↑	↑	↑	Troca de sinal (negate)					
SHR r	0 → <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="width: 1em;"></td><td style="width: 1em;"></td><td style="width: 1em;"></td><td style="width: 1em;"></td><td style="width: 1em;"></td></tr></table> → C						↑	↑	↑	Deslocamento para direita (shift right)
HLT	parada				Parada (halt)					

- end representa um endereço
r indica um registrador (A, B ou X)
- (1) o carry gerado na instrução SUB é o inverso do borrow, ou seja, C=1 indica que não houve borrow e C=0 indica que ocorreu borrow.
- (2) no modo imediato, as instruções de desvio são tratadas como NOP e o segundo byte é ignorado.