

INFO1058

Circuitos Digitais

Contadores

Aula 22c



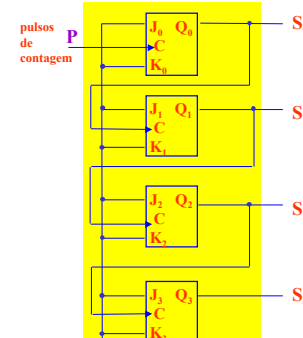
Circuitos Digitais

1. Introdução

- contador = registrador que passa por seqüência de estados quando são aplicados pulsos de entrada
- É uma FSM em que as únicas saídas são os estados a única entrada é o pulso de contagem
- seqüência de estados
 - Seqüência de números binários - contador binário
 - Qualquer outra seqüência - contador BCD outros códigos seqüências arbitrárias (1,2,3,5,7...)
- necessidade de lógica combinacional para controlar seqüência de contagem
- tipos de contadores
 - "Ripple Counters" - transição de um FF serve para disparar transição do próximo (assíncronos)
 - "Contadores Sincronos" - todos os FF's são carregados simultaneamente pelo clock

Circuitos Digitais

2. Contador ripple binário



Supondo FF's sensíveis à transição negativa do sinal do controle

Também possível com FF's tipo T

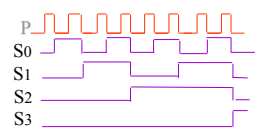
JK Mestre-escravo ou sensível à borda do relógio

"1"

Circuitos Digitais

- como $J = K = 1$ em todos os FF's
 - cada transição negativa da entrada C causa complemento do FF
 - portanto
 - cada transição negativa de P \Rightarrow S0 complementado
 - S0 \Rightarrow S1
 - S1 \Rightarrow S2
 - S2 \Rightarrow S3
- seqüência de estados

S3	S2	S1	S0	P
0	0	0	0	↑
0	0	0	1	↓
0	0	1	0	↑
0	0	1	1	↓
⋮				

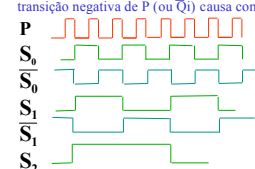


Circuitos Digitais

- para contar para baixo
 - alternativa 1 - pegar saídas complementadas dos FF's como saídas do contador
 - alternativa 2 - usar FF's sensíveis à transição positiva do sinal de controle (C)

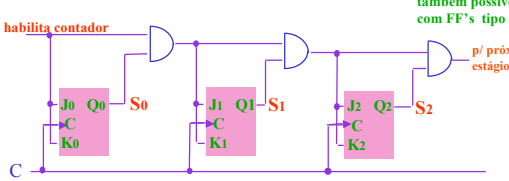
S3	S2	S1	S0	P
0	0	0	0	↑
0	0	0	1	↓
0	0	1	0	↑
0	0	1	1	↓
⋮				

- alternativa 3 - ligar saída \bar{Q} de cada FF à entrada C do FF seguinte transição negativa de P (ou \bar{Q}_i) causa complemento de Q_{i+1}



Circuitos Digitais

3. Contador síncrono binário



também possível com FF's tipo T

seqüência de valores

S2	S1	S0
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
⋮		

- Como $J_0 = K_0 = 1$ no primeiro FF, cada transição do clock (positiva ou negativa, à escolha) causa complemento de S0
- Quando $S_0 = 1 \Rightarrow J_1 = K_1 = 1$, próxima transição do clock causa complemento de S1
- Quando $S_0 = 1$ e $S_1 = 1 \Rightarrow J_2 = K_2 = 1$, próxima transição do clock complementa S2

Projeto de um contador síncrono binário

A) FSM

B) Tabela de Estados

Est. Atual	Próx. Est.	Eq. Entrada
S2 S1 S0	S2 S1 S0	T2 T1 T0
0 0 0	0 0 1	0 0 1
0 0 1	0 1 0	0 1 1
0 1 0	0 1 1	0 0 1
0 1 1	1 0 0	1 1 1
1 0 0	1 0 1	0 0 1
1 0 1	1 1 0	0 1 1
1 1 0	1 1 1	0 0 1
1 1 1	0 0 0	1 1 1

Projeto com FF's tipo T

C.1 Equações de entrada dos FF's

- 1 indica "tem que complementar"
- 0 indica "não precisa complementar"

C.2 Mapas de Karnaugh

T2

T1

T0

O resultado é o circuito já mostrado

Projeto com FF's tipo D

D.1 Equação de entrada dos FF's

Iguais aos valores de próximo estado (Q = D no FF tipo D)

D.2 Mapas de Karnaugh

D2

D1

D0

equações mais complexas com o uso de FF's tipo D

4. Contadores módulo N

Para m flip-flops, supor um circuito que conte até $N < 2^m - 1$, ou seja, que não use todos os 2^m estados possíveis

exemplo: contador até 5

Tabela de Estados e Equações de entrada para FF's tipo T

Estado Atual	Próximo Estado	Equação Entrada T
S2 S1 S0	S2 S1 S0	T2 T1 T0
0 0 0	0 0 1	0 0 1
0 0 1	0 1 0	0 1 1
0 1 0	0 1 1	0 0 1
0 1 1	1 0 0	1 1 1
1 0 0	1 0 1	0 0 1
1 0 1	1 1 0	0 1 1
1 1 0	1 1 1	0 0 1
1 1 1	X X X	X X X
1 1 1	X X X	X X X

Mapa de Karnaugh

T2

T1

T0

Implementação do contador de módulo 5 (contador até 5)

