

Inversão de Bit uma Alternativa na Redução do Desgaste das Memórias PCM

Felipe Leivas Teixeira

Prof. Dr. Maurício Lima Pilla (Orientador)

Prof. Dr. Andre Rauber Du Bois (Co-orientador)

Universidade Federal de Pelotas
{flteixeira, pilla, dubois}@inf.ufpel.edu.br

Abril de 2015



1 Introdução

2 PCM

3 STM

4 Metodologia

5 Resultados

6 Conclusão



1 Introdução

2 PCM

3 STM

4 Metodologia

5 Resultados

6 Conclusão



Introdução

Memórias Transacionais

Memórias Transacionais ou *Software Transactional Memory* (STM) são uma alternativa de sincronização

Phase Change Memory (PCM)

Phase Change Memories (PCM) são uma nova alternativa às memórias DRAMs



Introdução

Objetivo

Analisar uma técnica de inversão de bits, implementada em *software*, com a intenção de diminuir o número de bits alterados na memória PCM.



1 Introdução

2 PCM

3 STM

4 Metodologia

5 Resultados

6 Conclusão



PCM

Característica

Utiliza mudança de fase do seu material para armazenar os dados



PCM

Característica

Utiliza mudança de fase do seu material para armazenar os dados

Vantagens

- Consumo de Energia
- Tempo de Leitura(em relação ao seu tempo de escrita)
- Não Volátil



PCM

Característica

Utiliza mudança de fase do seu material para armazenar os dados

Vantagens

- Consumo de Energia
- Tempo de Leitura(em relação ao seu tempo de escrita)
- Não Volátil

Desvantagens

- Desgaste do Material
- Tempo de Escrita

1 Introdução

2 PCM

3 STM

4 Metodologia

5 Resultados

6 Conclusão



STM

Características

- Desenvolvida para reduzir as dificuldades e limitações
- Permite:
 - Programação de alto nível
 - Composição
 - Reuso de código
- Sem *Deadlock*

Transações

- Atomicidade
- Isolamento



1 Introdução

2 PCM

3 STM

4 Metodologia

5 Resultados

6 Conclusão



Metodologia

Bibliotecas

Biblioteca de Memórias Transacionais: TinySTM

Ferramentas

Ferramenta de Instrumentação: PinTools

Benchmark

O *Benchmark* utilizado foi o STAMP



Metodologia

Instrumentação

Foi implementado uma instrumentação, onde em cada escrita é feita uma análise dos bits da escrita



Metodologia

Metodologia

Foram medidas dez execuções para cada cenário

- 1 *thread*
- Com instrumentação

Máquina

A máquina utilizada tem quatro nós de processamento AMD Op-teron 6276 com 2,3GHz e três níveis de cache (L3 de 6MB, L2 de 2MB e L1 de 64KB). Cada nó de processamento contém 16 cores, somando um total de 64. Esta máquina possui 128GB de memória principal, sendo 32GB por nó separados em blocos de 16GB.



1 Introdução

2 PCM

3 STM

4 Metodologia

5 Resultados

6 Conclusão



Resultados

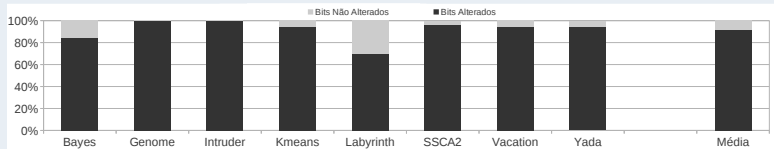
Análise do Resultados

Analisar a porcentagem de bits que foram evitados ser escritos



Resultados

Porcentagem de Redução dos Bits Alterados



1 Introdução

2 PCM

3 STM

4 Metodologia

5 Resultados

6 Conclusão



Conclusão

Trabalho Realizado

Foi analisar uma implementação que diminui a inversão de bits

Considerações Finais

Os resultados mostraram que:

- Que para alguns *benchmarks* a inversão de bits não mostrou uma redução, dos bits alterados, representativa
- Mas para outros *benchmarks* a inversão de bits mostrou-se uma boa alternativa para reduzir os bits alterados em uma memória PCM.



Conclusão

Trabalhos Futuros

- Avaliar o tempo inserido devido à inversão dos bits
- Implementar a inversão de bits em uma biblioteca de STM.



Inversão de Bit uma Alternativa na Redução do Desgaste das Memórias PCM

Felipe Leivas Teixeira

Prof. Dr. Maurício Lima Pilla (Orientador)

Prof. Dr. Andre Rauber Du Bois (Co-orientador)

Universidade Federal de Pelotas
{flteixeira, pilla, dubois}@inf.ufpel.edu.br

Abril de 2015

