

INF01118 - Técnicas Digitais para Computação

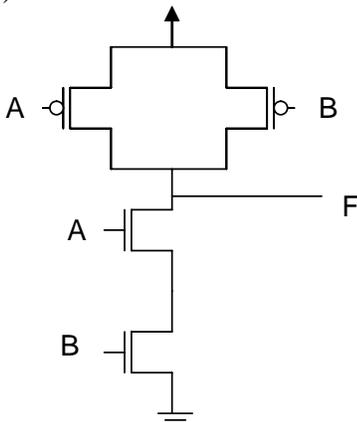
Fernanda Gusmão de Lima Kastensmidt (turmas DEF)

Exercícios Área 1 - Parte II - Circuitos CMOS e Equações Booleanas

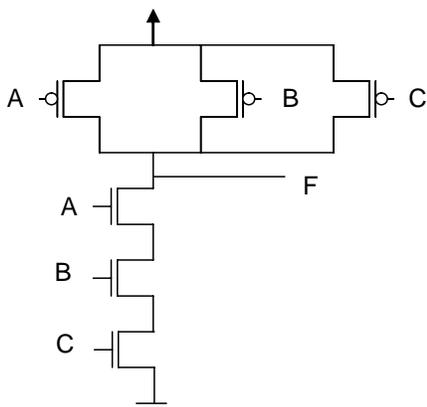
Questão 1: Identifique as seguintes portas lógicas implementadas na tecnologia CMOS, apresentado:

- Função Booleana
- Tabela Verdade

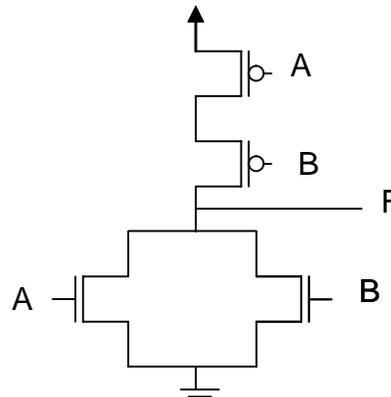
a)



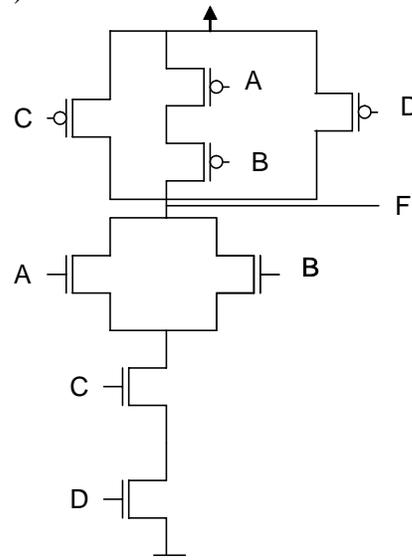
b)

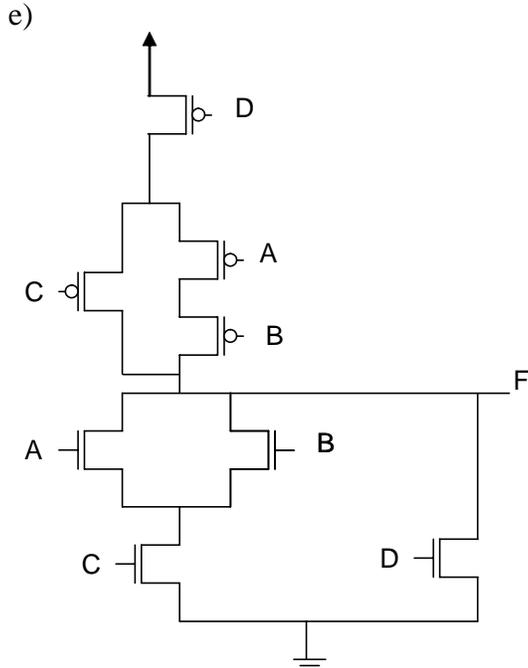


c)



d)





Questão 2: Desenhe o esquemático das seguintes funções booleanas utilizando:

- portas complexas na tecnologia CMOS
- portas lógicas básicas CMOS (nand, nor e inversores)
- compare o custo em termos do número de transistores utilizado.

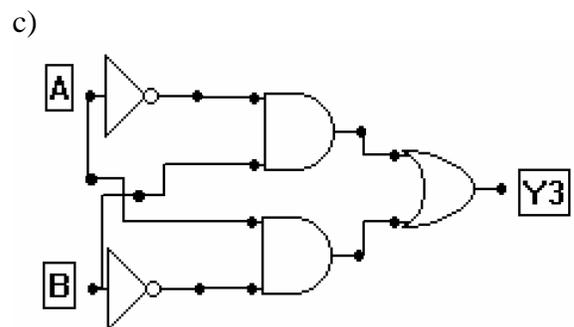
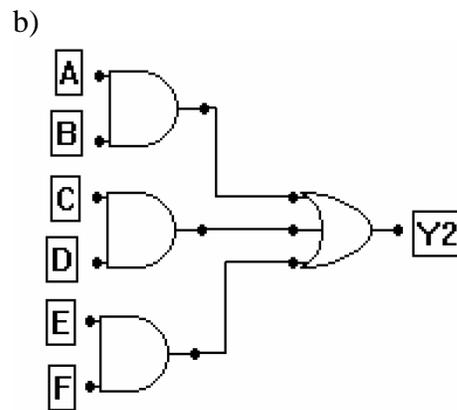
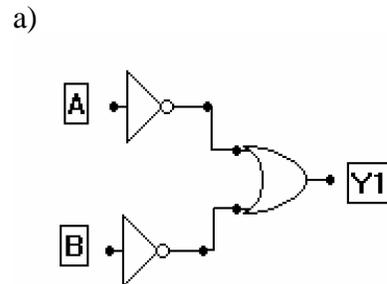
a)
$$F = C \cdot \bar{D} + \bar{A} \cdot B \cdot D + \bar{A} \cdot \bar{B} \cdot \bar{C} + A \cdot \bar{B} \cdot \bar{D}$$

b)
$$F = \bar{C} \cdot \bar{D} + A \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot \bar{D} + A \cdot B \cdot \bar{C}$$

c)
$$F = E + (A \cdot B \cdot C) + D$$

d)
$$F = (A + D) \cdot C \cdot B$$

Questão 3: Determine as equações Booleanas dos seguintes circuitos lógicos.

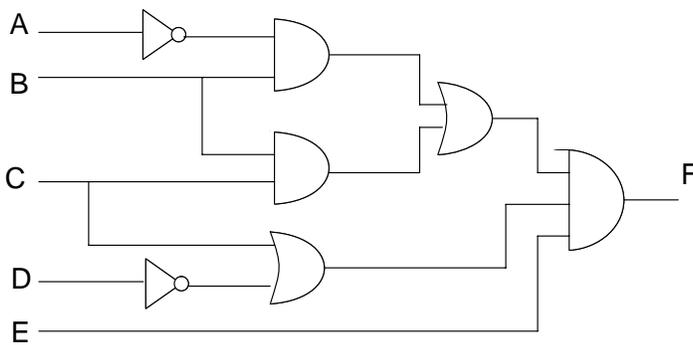


Questão 4: Implemente todas as três funções representadas na questão 1 utilizando apenas portas lógicas NAND e inversores (suficiência da NAND). Use o Teorema de Morgan.

Questão 5: Desenhe o circuito lógico de uma porta XOR utilizando apenas inversores e NOR.

Questão 6: Redesenhe o circuito lógico de uma porta XOR utilizando apenas portas NAND. Note que neste caso é pedido uma solução que não usa inversores.

Questão 7: Projete o circuito combinacional a seguir utilizando apenas portas lógicas NAND.



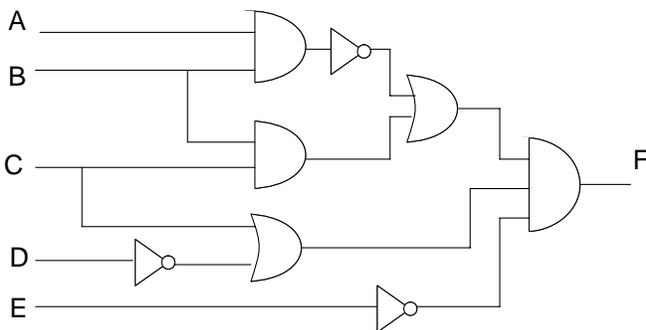
Questão 8: Simplifique as seguintes equações booleanas:

$$F = (A+B).(A+\bar{B})$$

$$S = (A.B)+(\bar{B})$$

$$H = \bar{A}.B.C + A.B.C$$

Questão 9: Projete o circuito combinacional a seguir utilizando apenas portas lógicas NOR.



Questão 10: Sabendo que uma porta XOR ou XNOR de 2 entradas implementada na tecnologia CMOS usa 12 transistores, que uma porta NAND de 2 entradas usa 4 transistores, de 3 entradas usa 6 transistores, uma porta NOR de 2 entradas usa 4 transistores, de 3 entradas usa 6, e uma porta inversor usa 2 transistores, determine o menor custo em numero de transistores dos arranjos lógicos a baixo:

$$F1 = A'.B.C + A'.B'.C + A'.B.C'$$

$$F2 = A.B.C.D' + A.B'.C.D' + A.B.C.D + A.B.C.D'$$

$$F3 = A'.B + A.B'$$