

Laboratório 07 – Projeto de somadores

Objetivos:

Neste laboratório você deve projetar um circuito meio-somador, um circuito somador completo usando dois meio-somadores, e um somador do tipo *ripple-carry* de 16 bits, com o programa Quartus II da Altera.

Etapas e Tarefas:

1. Implementar o circuito meio-somador e fazer simulação funcional, experimentando todas as combinações de entradas;
2. Implementar o circuito somador completo e fazer simulação funcional, experimentando todas as combinações de entradas;
3. Gravar o circuito somador completo como um novo componente, e utilizá-lo para montar o somador de 16 bits. Neste caso, a simulação deve ser feita para alguns valores de entrada, de forma a comprovar seu funcionamento, e deve ser acrescentada uma simulação temporal (com atrasos), mostrando os atrasos no sinal de “vai-um”;

Relatório:

O relatório dessa atividade deve ser entregue em formato PDF, contendo as seguintes informações:

1. Número do laboratório, data, nomes e cartões dos integrantes;
2. Descrição do experimento, em um parágrafo;
3. Descrição do projeto de cada circuito, incluindo tabela-verdade, equações, e diagrama esquemático;
4. Resultados das simulações funcionais dos três circuitos (cópias da tela);
5. Resultado da simulação temporal do somador de 16 bits, e discussão sobre a propagação de atrasos. Compare as somas de $0000000011111111 + 1111111100000000$ e $1111111111111111 + 0000000000000001$, em ambos os casos ocorrendo após um tempo com os dois operandos em 0, ou seja iniciando em $0000000000000000 + 0000000000000000$. Verifique os atrasos de cada bit do resultado;
6. Conclusões e perguntas;